Ejercicio 12e:

e) Nos piden hacer un circuito que permita tanto sumar como restar dos números de 4 bits (A y B), aunque nos piden modificar la resta como para que si la operación es A-B, C=1 si y sólo si se produce borrow, lo cual ocurre cuando B>A en representación sin signo. Podemos tomar el restador anterior y tomar que se produce borrow cuando el acarreo de la resta es 0. Esto podemos verlo puesto que, en complemento a 2, -B es representado por el numeral de 2^4-B en sin signo, es decir, -B es el número que le debo sumar a B para obtener 2^4 que sería representado con C=1 y 0000. Si $A \geq B$ cuando luego $A+(-B)=2^4-B+A \geq 2^4$ pues $A \geq B$ y como la cadena es de 4 bits, hay acarreo. Sin embargo, si $A<B$ luego $A-B=A+2^4-B < 2^4$ pues $A<B$ y no hay acarreo. Debe exceptuarse de esta regla el caso B=0, puesto que A-B no produce borrow si B=0 pero $A+(-B)=A+2^4-0 \geq 2^4$ y hay acarreo. Por ello $C=\overline{Z}.\overline{C_0}$ donde C_0 proviene del acarreo del ~~restador~~ modularizado. $\Rightarrow$ $C = Z \downarrow C_0$ (definición de NOR). Para el resto de los flags usaremos los que provienen del restador y sumador respectivamente, tomando en el restador como que la resta es en complemento a 2 (R=0). Usaremos los separadores de 4 bits para juntar y dividir los bits de la cadena resultante de cada operación en un multiplexor con dos líneas de entrada de 4 bits, una línea de control conectada a la entrada OP (0=suma, 1=resta) y una salida de 4 bits conectada a un separador. Ahora, como las operaciones de suma y resta difieren en sus respectivos flags, se tendrá un multiplexor para cada uno con dos líneas de entrada de 1 bit, 1 línea de control de 1 bit y una línea de salida de 1 bit. Con esto queda el circuito